

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-225545

(43)公開日 平成6年(1994)8月12日

(51)Int.Cl.<sup>5</sup>

H 0 2 M 7/48

識別記号

庁内整理番号

Z 9181-5H

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21)出願番号

特願平5-8284

(22)出願日

平成5年(1993)1月21日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 小山 建夫

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

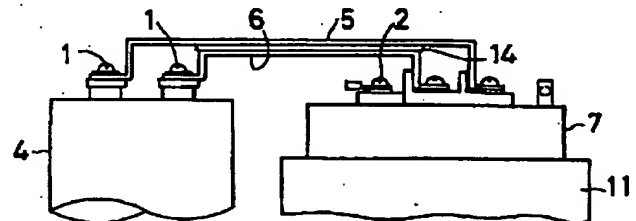
(74)代理人 弁理士 猪股 祥晃

(54)【発明の名称】 半導体電力変換装置

(57)【要約】

【目的】平滑用コンデンサから半導体モジュールに接続される導体のインダクタンスを減らす。

【構成】モジュール7と平滑コンデンサ4とを接続する正極電源供給導体5と負極電源供給導体6との間に平板状で高誘電率材の間隔板としての誘電体セラミックス14を挿着する。



1

## 【特許請求の範囲】

【請求項1】 直列に接続された半導体モジュールの中間部が交流側に接続され、前記半導体モジュールの両端が平滑コンデンサに一对の導板で接続された半導体電力変換装置において、前記一对の導板の間に高誘電率材の間隔板を挿設したことを特徴とする半導体電力変換装置。

【請求項2】 直列に接続された半導体モジュールの中間部が交流側に接続され、前記半導体モジュールの両端が平滑コンデンサに一对の導板で接続された半導体電力変換装置において、前記一对の導板の間にセラミックス材の間隔板を挿設したことを特徴とする半導体電力変換装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電力用半導体素子を用いてなる電力変換装置に係り、特に、主回路のインダクタンスを低減した半導体電力変換装置に関する。

【0002】

【従来の技術】周知のように、高速スイッチングが可能なることから、高性能で高効率に電力変換できる電力用半導体素子としてのIGBT (Insulated Gate Bipolar Transistor) やパワーMOSFETを用いて、速い周波数でスイッチングされる電力変換措置を構成する場合には、この電力変換装置を構成する回路の低インダクタンス化がサージ電圧の抑制のために必要となる。

【0003】図4は、電圧形インバータの主回路接続図、図5は、電圧形インバータの主回路部品の形状と接続を示す平面図、図6は、従来の電圧形のインバータの一例を示す平面図、図7は図6の前面図である。

【0004】図4、図5、図6ないし図7において、1は直流電源入力端子、2は交流出力端子、3は電力変換装置、4は平滑用コンデンサ、5、25は正極電源供給導体、6、26は負極電源供給導体、7はスイッチ素子が2個パッケージされたIGBTモジュール、8はスナバコンデンサ、9は正極電源共通導体、10は負極電源共通導体、11は冷却器、12、13はスイッチ素子である。

【0005】このうち、図5は、モジュール7を平行に隣設し、これらのモジュール7の正・負極の端子を正極電源共通導体9と負極電源共通導体10で一体に接続し、その一端より平滑用コンデンサ4の正・負極に各々ケーブル電線の正極電源供給導体25、負極電源供給導体26を振ったツイストペア線で接続した、一般に数kW程度の汎用のインバータ等に採用される構成例である。小容量のモジュール7や複数のスイッチ素子がグレッツ結線されパッケージ化されたモジュールを使用した場合には、接続導体が比較的スイッチング周波数が高くてもその影響が少ないので用いられる。しかし、速いスイッチング周波数で、容量が数十kW以上の場合では、主回路インダクタンスの影響が顕著となる。

【0006】図6ないし図7は、高周波スイッチングに

2

よる、サージ電圧の発生を減少を図った電力変換装置の一構成例を示す。図6ないし図7の構成例は、平滑用コンデンサ4の正・負極端から表面積の広い凸字状に折曲され対向した一对の正極電源供給導体5、負極電源供給導体6により、冷却器11に取り付けられた各モジュール7の正・負極端に一括して接続したものである。

【0007】図5で示したツイストペア線の正極電源供給導体25、負極電源供給導体26による接続方式と、図6ないし図7で示す相対する正極電源供給導体5、負極電源供給導体6を接近し配設した接続方式は、共に接近した主回路導体に流れる電流が逆方向となることから、この電流によって発生する互いに逆方向の磁界により磁束を打ち消し合い、導体インピーダンスを下げ、サージ電圧の抑制を図ったものである。

【0008】しかし、このとき、サージ電圧の抑制の効果を高める条件として、一对の導体及び平行導体板上を流れる電流の大きさが相等しく方向が反対である必要がある。だが、これらの導体は、図5及び図7に示すように、それぞれ長さが異なる場合が通常で、これによるインダクタンスの違いから、サージ電圧の大きさにも差異が生じ、磁束の打ち消しによるサージ電圧の抑制が不十分となる。

【0009】図8は、サージ電圧の発生原理を説明するために示した図4の主回路接続図の1相分の主回路接続図である。速いスイッチング周波数で素子をスイッチングした場合、図8の主回路接続図において、平滑用コンデンサ4からスイッチ素子12の正極端子とスイッチ素子13の負極端子間を接続する接続導体のインダクタンスにより、例えば回路を構成する接続導体のインダクタンス $L_{sa}$ 、 $L_{sb}$ が存在した状態で、直流電圧 $V$ が平滑用コンデンサ4に印加されて、スイッチ素子12がオフし、スイッチ素子13がオンしたとき、電流の変化率 $di/dt$ でオフしたスイッチ素子13のコレクターエミッタ間に印加されるサージ電圧は、

$$V_s = -(L_{sa} + L_{sb}) \cdot di/dt + V_d \dots (1)$$

となる。

【0010】この関係式により、本来高速のスイッチの素子は、 $di/dt$ が大きく、これを意図的に小さくするのは、素子本来の目的に反することから、速いスイッチング周波数でスイッチングされる電力変換装置においては、この理由により回路のインダクタンスの大幅な低減が望まれる。

【0011】一般に、汎用の小容量及び中容量のインバータでは、回路のインダクタンスにより発生する電磁エネルギーは、スナバ回路で消費される。この消費されたエネルギーは、スナバ損失として現れ、熱となってインバータの効率低下の原因となる。このことから回路のインダクタンスを減らす必要がある。

【0012】ここで示した図4ないし図7の接続方式のいずれもが、スイッチング周波数が数kHz～十数kHzの

可聴周波数帯域であり、可聴周波数限界である 20kHzの無騒音でさらに効率の高いインバータの実現は困難である。

【0013】図9は、従来の電圧形インバータの一例を示す平面図で、図5、図6に対応し、図5の正極電源供給導体25及び負極電源供給導体26の代りに、幅の広い正極電源供給導体35とこの正極電源供給導体35と平行にこの正極電源供給導体35と比べて僅かに長さの短い負極電源供給導体36を縦に配置するとともに、一対の平滑用コンデンサ4は帯板状の導体15で並列に接続したものである。この場合にも、両者の長さの違いで両者のインダクタンスは異ってくる。

【0014】

【発明が解決しようとする課題】前述したように、高速のスイッチ素子では、電流の $di/dt$ が高く、スイッチ素子の遮断時には急峻で極めて大きなサージ電圧が発生するが、このような急峻な過電圧を、前述した如くツイストペアの導体や一対の対向した導体板に逆向きに流れる相等しい電流によって発生する磁束の相殺で低減することは難しい。

【0015】サージ電圧を効果的に抑制するには、主回路の接続導体の短縮化を図り、インダクタンスを低減化するのが最も確実である。しかし、比較的容量の大きい個別パワー素子モジュールや2回路のパッケージ構造となるパワー素子モジュールを用いて、主回路のインダクタンスを低減するには、素子の構造的な制約から限界があるとともに、単に接続導体等の配設方法の工夫による構造的な方法で解決を図った場合には、構造が複雑化し製造工数が増え、保守点検の面においても実用的ではない。

【0016】そこで、本発明は、以上の点を鑑みなされたもので、構造を複雑化することなく、平滑用コンデンサからパワー素子モジュールへ給電する主回路導体のインダクタンスを見かけ上低減し、サージ電圧の発生を抑制し、さらにインダクタンスに起因するスナバ損失による効率の低下を改善して可聴周波数の限界である、20kHz程度の速いスイッチングに適し、高効率、高信頼性、低騒音の電力変換装置を提供することを目的とする。

【0017】

【課題を解決するための手段】請求項1に記載の発明は、直列に接続された半導体モジュールの中間部が交流側に接続され、半導体モジュールの両端が平滑コンデンサに一対の導板で接続された半導体電力変換装置において、一対の導板の間に高誘電率材の間隔板を挿設したことを特徴とする。

【0018】請求項2に記載の発明は、直列に接続された半導体モジュールの中間部が交流側に接続され、半導体モジュールの両端が平滑コンデンサに一対の導板で接続された半導体電力変換装置において、一対の導板の間にセラミックス材の間隔板を挿設したことを特徴とする。

【0019】

【作用】相対向した正極電源供給導体5と負極電源供給導体6の間に挿設された間隔板によって、モジュールと平滑用コンデンサとの間の電路のインダクタンスは見かけ上低減し、発生するサージ電圧も低減する。

【0020】

【実施例】以下、本発明の半導体電力変換装置の一実施例を図面を参照して説明する。図1ないし図3は、本発明に係る上・下アーム内蔵のIGBTパワーモジュールを用いたインバータへの応用例を示す。なお、本実施例では、誘電体にチタン酸バリウム系の誘電体セラミックスを使用した。図1は、主回路接続図、図2は、構成を示す平面図、図3は、図2の前面図である。なお、図1ないし図3において、従来の技術で示した図4、図5と同一要素は同一記号で示す。

【0021】図1ないし図3において、1は直流電源入力端子、2は交流出力端子、3は電力変換装置、4は平滑用コンデンサ、5は正極電源供給導体、6は負極電源供給導体、7は上・下アーム内蔵のIGBTを使ったモジュール、11は冷却器、14は平板状に形成された誘電体セラミックスで、図7に対して、正極電源供給導体5と負極電源供給導体6の間に、負極電源供給導体6の上面の面積よりも僅かに外形が大きい長方形の平板状の誘電体セラミックス14を介在させたことが異っている。

【0022】このように構成された半導体電力変換装置において、平滑用コンデンサ4の正極端子と負極端子からモジュール7の正極端子及び負極端子へ、広い表面積を有する平行に配設した正極電源供給導体5と負極電源供給導体6との間に、負極電源供給導体6よりも僅かに広くて高い比誘電率の誘電体セラミックス14を挿入し、正極電源供給導体5と負極電源供給導体6の間に静電容量を形成することにより、モジュール7と平滑用コンデンサ4との間には、正極電源供給導体5と負極電源供給導体6によるインダクタンスと誘電体セラミックス14のリアクタンスの梯子回路状となってインピーダンスが減少し、インダクタンスで発生したサージ電圧を誘電体セラミックス14を介して放電させることができるので、電流の流れ得る経路は全てのモジュール7に対し短くなり、回路インダクタンスを見かけ上小さくすることができ、サージ電圧を低減することができる。また、誘電体セラミックス14の挿入により形成された静電容量の効果から、従来取り付けられていたサージ電圧抑制用の図4で示したスナバコンデンサ8を省略できる。

【0023】ちなみに、空気の比誘電率が1.006、マイカ及びポリスチレン等が3～8程度、チタン酸バリウム系のセラミックスが1000～20000で、チタン酸バリウム系セラミックスの比誘電率は、桁違いに大きく、コンデンサの素材とし優れていることがわかる。

【0024】以上、本実施例は、平滑用コンデンサの電極端子からパワーモジュールの電極端子へ接続する導体

のインダクタンスを低減化でき、スイッチ素子がオフしたときのインダクタンスによる電磁エネルギーが小さくなることから、発生するサージ電圧が極めて低くなる。

【0025】発生するサージ電圧が極めて低いことから、比較的変換器容量の大きなパワー素子の保護に使用される、抵抗、コンデンサ、ダイオードで構成されるスナバ回路での損失を低減できる。また、小容量のインバータにおいては、通常はパワー素子の各上・下アームの正極端及び負極端に近接してコンデンサを挿入するが、実施例では誘電体セラミックスにより形成された静電容量により省略できる。このように主回路接続導体の低インダクタンス化からスナバ損失が少なく、電力変換装置の効率が格段に向上する。さらに、スイッチング周波数の上昇が可能なことから、低騒音のインバータが実現する。一般的に速いスイッチングのインバータでは、平滑用コンデンサの端子電圧の脈動が小さいことから、コンデンサ容量をさらに小さくでき、半導体電力変換装置を小形化することができる。

【0026】なお、図2、図3で示した誘電体セラミックス14の外形は、正極電源供給導体5と負極電源供給導体6の間の電圧によって、端部間の必要な絶縁面距離を考慮して決めればよい。

【0027】したがって、このような構成された半導体電力変換装置においては、平滑用コンデンサの正・負電極端子から十分な表面積の一对の平行した電源供給導体板を、パワーモジュールの正極及び負極に接続した電力変換装置で、一对の電源供給導体板の間に、これらの導体板の片側よりも外形が大きく比誘電率の高い誘電体の挿入により、導体板の間に静電容量を形成し、見かけ上平滑用コンデンサの電極端子へ素子の電極端子を直接接続した形態となる。このことから、主回路インダクタンス分が低減化され、速いスイッチング周波数でも発生するサージ電圧が低く、低騒音、高効率でさらにサージ電圧による素子の破壊を防ぐことができるので、半導体電力変換装置の信頼性が向上する。また、従来、上下アームの素子でなる電力変換器において、素子と直流電源供給端間に挿入されていたサージ電圧吸収用のコンデンサ等が、導体板間に形成された静電容量によって省くことができる。

【0028】使用する誘電体の材質も、電源供給導体板間の印加電圧や素子のスイッチング周波数により適切に選択することで、合理的で簡単な構造の電力変換装置を得ることができる。このように誘電体を挟む極めて簡素な構造でサージ電圧を低減することができ、また、簡単な構造から組立工数面においても有利となる。

【0029】

【発明の効果】以上、請求項1に記載の発明によれば、直列に接続された半導体モジュールの中間部が交流側に接続され、半導体モジュールの両端が平滑コンデンサに一对の導板で接続された半導体電力変換装置において、一对の導板の間に高誘電率材の間隔板を挿設することで、相対向した正極電源供給導体と負極電源供給導体の間に挿設された間隔板によって、モジュールと平滑用コンデンサとの間の回路のインダクタンスを見かけ上低減させ、発生するサージ電圧も低減したので、簡単な構成でスナバ損失を減らし、高効率、高信頼性で低騒音の半導体電力変換装置を得ることができる。

【0030】また、請求項2に記載の発明によれば、直列に接続された半導体モジュールの中間部が交流側に接続され、半導体モジュールの両端が平滑コンデンサに一对の導板で接続された半導体電力変換装置において、一对の導板の間にセラミックス材の間隔板を挿設することで、相対向した正極電源供給導体と負極電源供給導体の間に挿設されたセラミックスの間隔板によって、モジュールと平滑用コンデンサとの間の回路のインダクタンスを見かけ上低減させ、発生するサージ電圧も低減したので、簡単な構成でスナバ損失を減らし、高効率、高信頼で低騒音の半導体電力変換装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の半導体電力変換装置の一実施例を示す主回路接続図。

【図2】本発明の半導体電力変換装置の一実施例を示す平面図。

【図3】図2の前面図。

【図4】従来の半導体電力変換装置の一例を示す主回路接続図。

【図5】従来の半導体電力変換装置の一例を示す平面図。

【図6】図5と異なる従来の半導体電力変換装置の一例を示す平面図。

【図7】図6の前面図。

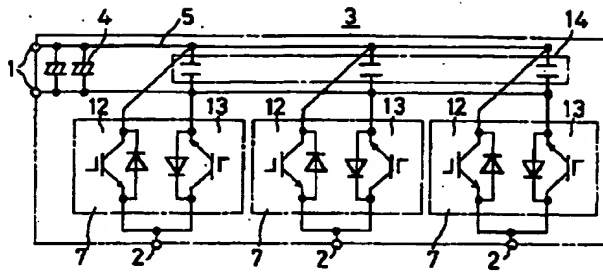
【図8】従来及び本発明の半導体電力変換装置のサージ電圧発生原理を説明する主回路接続図。

【図9】図5及び図6と異なる従来の半導体電力変換装置の一例を示す平面図。

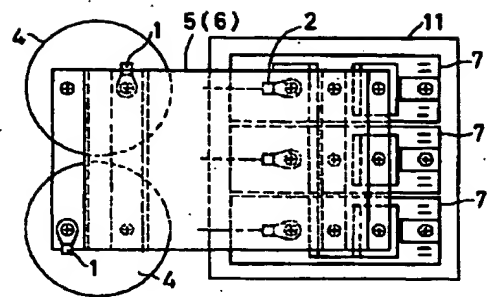
【符号の説明】

1…直流電源入力端子、2…交流出力端子、3…電力変換装置、4…平滑用コンデンサ、5…正極電源供給導体、6…負極電源供給導体、7…モジュール、8…スナバコンデンサ、9…正極電源共通導体、10…負極電源共通導体、11…冷却器、12、13…スイッチ素子。

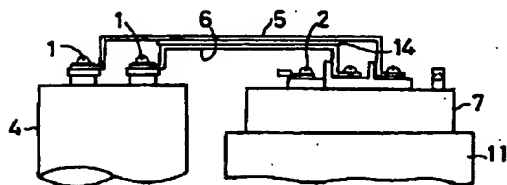
【図1】



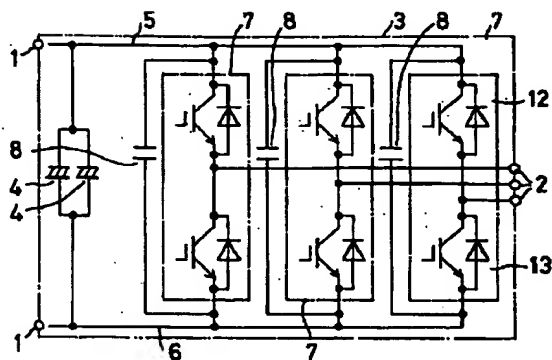
【図2】



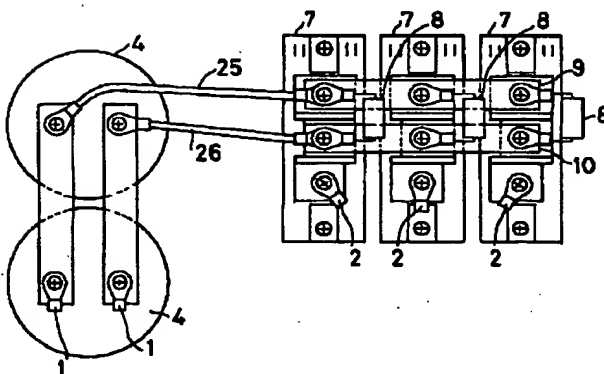
【図3】



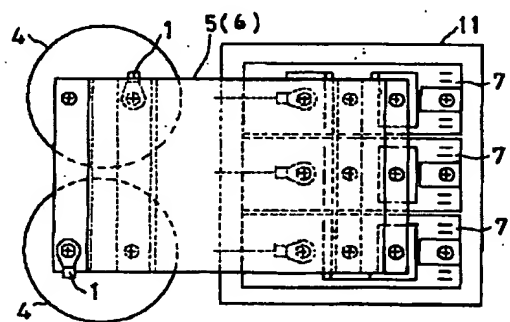
【図4】



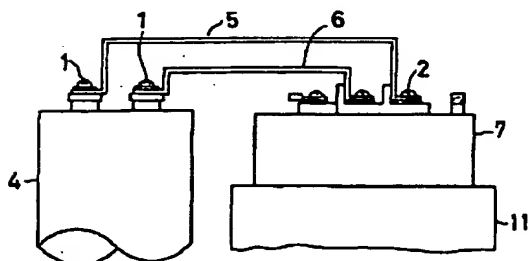
【図5】



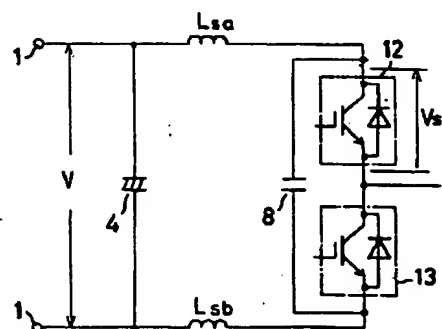
【図6】



【図7】



【図8】



【図9】

